

FIYKA

2000

2

2001



Fizika
Informatika
Kémia

EINTE

FIJKA

Fizika
InfoRmatika
Kémia
Alapok

Az Erdélyi Magyar
Műszaki Tudományos
Társaság kiadványa

Megjelenik kéthavonta
(tanévenként
6 szám)

10. évfolyam
2. szám

Főszerkesztők
DR. ZSAKÓ JÁNOS
DR. PUSKÁS FERENC

Felelős szerkesztő
TIBÁD ZOLTÁN

Felelős kiadó
ÉGLY JÁNOS

Számítógépes tördelés
PROKOP ZOLTÁN

Szerkesztőbizottság

Bíró Tibor, Farkas Anna,
Dr. Gábos Zoltán, Dr. Kará-
csony János, Dr. Kása Zoltán,
Kovács Lehel, Dr. Kovács Zoltán,
Dr. Máthé Enikő, Dr. Néda Árpád,
Dr. Szentkovits Ferenc,
Dr. Vargha Jenő

Levélcím

3400 Cluj, P.O.B. 1/140

* * *

Megjelenik az
Illyés Közalapítvány,
Országos Tudományos
Technológiai és Innovációs
Ügynökség (ANSTT);
Nemzeti Kulturális
Alapprogramok Igazgatósága;
Romániai Kisebbségi Tanács
támogatásával.

Borítóterv: Vremier Márton

Grafika: Könczey Elemér

EMT

- Erdélyi Magyar Műszaki Tudományos Társaság
- Kolozsvár, B-dul 21 Decembrie 1989, nr. 116
- Levélcím: RO-3400 Cluj, P.O.B. 1-140
- Telefon: 40-64-190825, Tel./fax: 40-64-194042
- E-mail: emt@emt.ro
- Web-oldal: <http://www.emt.ro>
- Bankszámlaszám: Societatea Maghiară Tehnico-
Științifică din Transilvania BCR-Cluj
2511.1-815.1/ROL



A PC – vagyis a személyi számítógép

VII. rész

MOS logikai integrált áramkörök

A MOS logikai áramkörök kapcsolástechnikai megvalósítását és működését egy egyszerű, diszkrét alkatrészekből felépített inverteren kezdjük tanulmányozni (4.a ábra). A T tranzisztor egy n-csatornás növekményes típusú MOSFET. A kapcsolatban fellépő fontosabb feszültségeket a tranzisztor földpotenciálon levő forrásához viszonyítjuk. Az inverter bemeneti feszültsége közvetlenül a tranzisztor kapujára kerül:

$$V_{GS} = V_{BE} \quad (1)$$

és vezérel az I_{DS} nyelő-áramot, amely a drain áramkörben levő R_D ellenálláson $R_D \cdot I_{DS}$ feszültségesést hoz létre. A tranzisztor drain kivezetése egyben az inverter kimenete is:

$$V_{KI} = V_{DS} \quad (2)$$

A V_{DS} nyelő-feszültséget úgy számítjuk ki, hogy felírjuk Kirchoff II. törvényét arra az áramköri hurokra, amely a tranzisztor forrás- és nyelő kivezetését, az R_D ellenállást valamint a V_{DD} tápfeszültségforrást foglalja magába:

$$-V_{DS} - R_D \cdot I_{DS} + V_{DD} = 0 \quad (3)$$

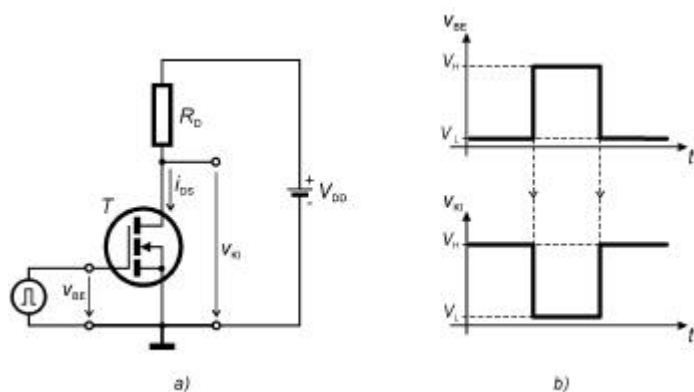
Innen:

$$V_{DS} = V_{DD} - R_D \cdot I_{DS} \quad (4)$$

vagyis a nyelő-feszültséget V_{DD} tápfeszültségből kapjuk meg, amelyből levonjuk az R_D ellenálláson létrejövő feszültségesést. A fenti kifejezésben szereplő I_{DS} nyelő-áram, amint azt az előbbieken is láttuk, a tranzisztor V_{GS} és V_{DS} feszültségeinek függvénye:

$$I_{DS} = f(V_{DS}, V_{GS}) \quad (5)$$

Ez egy bonyolult és nemlineáris függvény, amelyet többnyire grafikusán, a tranzisztor jelleggörbéivel ábrázolnak. A fenti (4) és (5) egyenletrendszerben a két ismeretlent, az I_{DS} drain-áramot és a V_{DS} drain-feszültséget legegyszerűbben grafikus módszerrel határozhatjuk meg. Logikai jelszintekkel és kapcsoló üzemmódban működő tranzisztor esetében egy néhány gyakorlatias megközelítéssel a matematikai megoldás is kézenfekvő. Elsősorban figyelembe vesszük, hogy a logikai jelet két jól elkülöníthető feszültségszinttartomány jellemzi: V_L (**L**ow – alacsony) nullához közeli feszültségszinttartomány a logikai „0” és V_H (**H**igh – magas) V_{DD} tápfeszültséghez közeli feszültségszinttartomány a logikai „1”. Továbbá figyelembe vesszük, hogy a MOS logikai áramköröket olyan növekményes kapcsoló tranzisztorokkal valósítják meg, amelyeknek V_T küszöbfeszültségét a két logikai feszültségszint közrefogja, vagyis: $V_L < V_T < V_H$.



4. ábra

MOS térvezérelésű tranzisztoros inverter

Logikai 0 bemenőjel esetében, amikor $V_{GS} = V_L$, akkor $V_{GS} < V_T$. Ezért a T tranzisztor nem vezet, vagyis a nyelő-áram gyakorlatilag nulla ($I_{DS} \cong 0$). Ilyenkor azt mondjuk, hogy a tranzisztor lezárt állapotban van és egy kikapcsolt kapcsolónak felel meg. A nyelő-feszültséget $I_{DS} \cong 0$ behelyettesítéssel (4)-ből kapjuk meg: $V_{DS} \cong V_{DD}$. Tehát logikai 0 bemenőjel esetében, leterheletlen kimeneten majdnem a tápfeszültséggel egyenlő feszültséget kapunk: $V_{KI} \cong V_{DD}$, vagyis logikai 1-et.

Terhelés alatt a kimenőfeszültség csökken. Ha az inverter kimenetére ugyancsak MOS logikai áramköröket kapcsolunk, akkor a terhelő ellenállás elhanyagolható, mivel a MOSFET-ek bemeneti kapu-ellenállása nagyon nagy. Inkább a kapu kapacitív terhelése számít, amely a kapcsolási időt növeli meg.

Logikai 1 bemenőjel esetében, amikor $V_{GS} = V_H$, akkor $V_{GS} > V_T$. A kapufeszültség létrehozza a MOSFET-ben a vezetősatornát és annyira megnöveli keresztmetszetét, hogy a nyelő és forrás közötti ellenállás sokkal kisebbé válik, mint a nyelő áramkörbeli ellenállás. Ezért a tranzisztor nyelő-feszültsége annyira lecsökken, hogy a rezisztív tartományban fog működni. Rezisztív tartományban, kis nyelő-feszültségnél, a nyelő és forrás közötti ellenállást meghatározhatjuk Ohm-törvényével:

$$R_{DS} = \frac{V_{DS}}{I_{DS}} \quad (6)$$

és amely:

$$R_{DS} \ll R_D \quad (7)$$

Ebben az esetben a MOSFET egy bekapcsolt kapcsolónak felel meg. Nyelő-feszültségét úgy számíthatjuk ki, hogy (6)-ból kifejezzük I_{DS} -et és behelyettesítjük (3)-ba:

$$V_{DS} = \frac{R_{DS} \cdot V_{DD}}{R_D + R_{DS}} \quad (8)$$

Ha figyelembe vesszük a (7) egyenlőtlenséget, akkor:

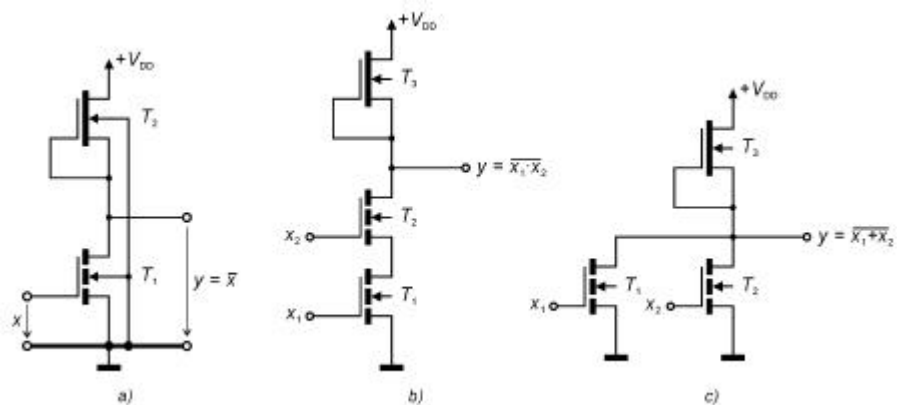
$$V_{DS} \cong V_{DD} \frac{R_{DS}}{R_D} \Rightarrow V_{DS} \ll V_{DD} \quad (9)$$

Ez egy olyan kis feszültség, amely a tápfeszültséghez viszonyítva gyakorlatilag nullának tekinthető: $V_{DS} \cong 0$. Tehát, amikor a bemenőjel logikai 1, akkor a kimeneti feszültség: $V_{KI} \cong 0$, vagyis logikai 0.

A fenti elemzés az inverter statikus működésére vonatkozik. A dinamikus működés tanulmányozására nem térünk ki, de megjegyezzük, hogy különösen a nagysebességű logikai áramköröknél, ugyanolyan fontos, mint a statikus működés tanulmányozása. Például dinamikus elemzéssel meghatározhatjuk azt a megengedhető legnagyobb órajelfrekvenciát, amelynél a logikai áramkör még helyesen működik. Kapcsoló üzemmódban működő tranzisztorok legfontosabb dinamikus jellemzői a kapcsolási- és a késleltetési idő. Ezekkel a jellemzőkkel több kapcsoló tranzisztort magába foglaló kombinációs- vagy szekvenciális logikai hálózat dinamikus működése is leírható.

A 5. ábrán az alapvető logikai kapuk MOS integrált áramköri kapcsolását láthatjuk. Az áramkör tranzisztorai mind n-csatornások, ezért az ilyen típusú MOS integrált áramköröket n-MOS logikai áramköröknek nevezik. Az integrált áramköri inverter (5.a ábra) elvileg abban különbözik a diszkrét alkatrészekkel megvalósított kapcsolástól, hogy az R_D drain-ellenállás szerepét egy másik T_2 tervezérlésű tranzisztor, az ún. terhelő tranzisztor tölti be. A terhelő tranzisztor egy kiürítéses üzemmódu MOSFET, amelynek kapu-forrás feszültsége nulla. A tranzisztor vezet (lásd az átviteli jelleggörbét) és több száz k Ω -os nyelő-áramköri ellenállásnak felel meg. Nagyértékű ellenállás helyett alkalmasabb egy MOS tranzisztort használni, mert integrált áramköri felületigénye sokkal kisebb.

A NEM-ÉS kapu (5.b ábra), valamint a NEM-VAGY kapu (5.c ábra) kapcsolását sokkal könnyebben megérthetjük, ha ismerjük az inverterét. A NEM-ÉS kapu kimenetén csak akkor kapunk logikai 0-át, ha T_1 és T_2 is vezet, vagyis ha a kapu mindkét bemenetére logikai 1-et kapcsolunk. A NEM-VAGY kapu kimenetén csak akkor kapunk logikai 1-et, ha T_1 és T_2 is lezárt állapotban van, vagyis ha a kapu mindkét bemenetére logikai 0-át kapcsolunk.

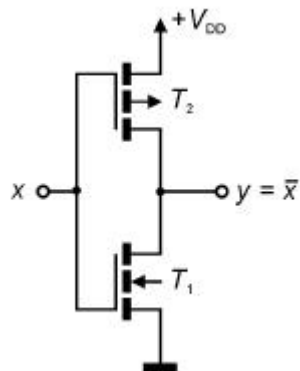


5. ábra n-MOS logikai kapuk

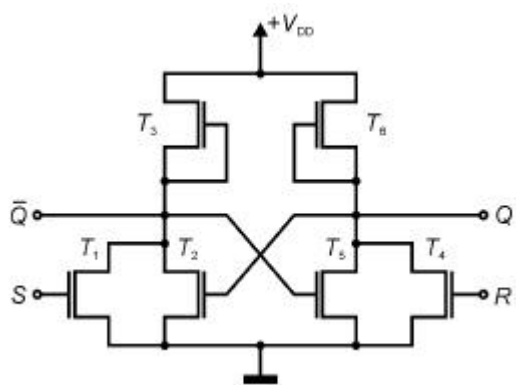
a). inverter

b).NEM-ÉS (NAND) kapu

c). NEM-VAGY (NOR) kapu



6. ábra CMOS inverter



7. ábra n-MOS RS flip-flop

Egy másik igen elterjedt MOS logikai integrált áramkör típus a komplementer MOS (CMOS – Complementary MOS). Amint elnevezése is mutatja, az áramkört p- és n-csatornás növekményes üzemmódú MOS tranzisztorpárok alkotják. A CMOS áramkörök jellegzetessége a rendkívül kis áramfelvétel és széles működési tápfeszültségtartomány. Az Intel cég mikroprocesszorai a 386-os típustól kezdődően már CMOS technológiával készülnek. A 6. ábra egy CMOS invertert mutat be. Ha az inverter bemenetére logikai 0-ának megfelelő kis feszültséget kapcsolunk, akkor T_1 , az n-csatornás tranzisztor lezárt állapotba kerül és T_2 , a p-csatornás tranzisztor pedig vezető állapotba. T_2 az inverter kimenetét $+V_{DD}$ tápfeszültségre kapcsolja, amely logikai 1-nek felel meg. Ha a bemenetre logikai 1-et kapcsolunk, amely $+V_{DD}$ tápfeszültséghez közeli érték, akkor T_1 vezető állapotba kerül, T_2 pedig lezárt állapotba. T_1 az inverter kimenetét földpotenciálra kapcsolja, amely logikai 0-nak felel meg. A CMOS inverter kis áramfelvételét annak lehet tulajdonítani, hogy a két tranzisztor közül az egyik mindig lezárt állapotban van és így függetlenül a kimeneti jeltől, a tápfeszültségből a föld felé irányuló áram útja mindig megszakad. Az egyik logikai szintről a másikra való átkapcsolás alatt jelentős a tápáramfelvétel. Ilyenkor a két tranzisztor közül az egyik még nincs teljesen lezárva és a másik már vezetni kezd. Ezért kapcsolás alatt egy hegyes impulzusszerű áramfelvételt állapíthatunk meg. Minél kisebb a kapcsolási idő, annál keskenyebb a tápáramimpulzus és így annál kisebb a felvett áram középértéke. Az időegység alatti kapcsolások számával nő a tápáram középértéke. Ezzel magyarázható az, hogy minél nagyobb órajelfrekvenciával dolgozik egy mikroprocesszor, annál nagyobb az áramfelvétele is, annál jobban melegszik és természetesen annál jobban kell hűteni.

A 7. ábrán egy egyszerű, integrált áramköri RS flip-flop (bistabil billenőáramkör) kapcsolási rajzát láthatjuk. A bistabil billenőáramkör olyan szekvenciális áramkör, amely két ellentétes állapottal rendelkezik és külső beavatkozás nélkül bármelyiket megtartja, ezért egy bit információ tárolását teszi lehetővé. Legegyszerűbb billenőáramkörök egyike az RS flip-flop. Elvileg két keresztbeavatolt NEM-VAGY kapuból áll (lásd Firka 1999-2000/4, 155. oldal, 14. ábra). Ha az előbbi elvi kapcsolásba behelyettesítjük a NEM-VAGY kapu 5.c ábrán levő részletes kapcsolását, akkor a 7. ábrán bemutatott részletes kapcsoláshoz jutunk. Az RS elnevezés a flip-flop vezérlésére utal: S (Set) beíró

bemenet és R (Reset) törlő bement. A flip-flop két ellentétes állapotát a Q és \bar{Q} kimenetekkel határozhatjuk meg:

$Q = 1, \bar{Q} = 0 \Rightarrow$ a flip-flopba logikai 1 van beírva – beállított állapot,

$Q = 0, \bar{Q} = 1 \Rightarrow$ a flip-flopba logikai 0 van beírva – törölt állapot

Az áramkör működését a két keresztbecsatolt kapuból álló struktúra ismertetésénél már leírtuk, de tanulságos a részletes tranzisztoros kapcsoláson alapuló működés tanulmányozása is. A tárolást T_2 és T_5 , a két keresztbecsatolt tranzisztor biztosítja. Ezeknek a nyelő-feszültsége határozza meg a beírt- ill. törölt állapotnak megfelelő logikai szinteket. Az áramkör statikus működésében a keresztbecsatolás biztosítja T_2 és T_5 ellentétes állapotát: amikor az egyik vezet a másik le van zárva és fordítva. A flip-flop vezérlése T_1 és T_4 tranzisztorokkal valósul meg.

Statikus üzemmódban, amikor sem beírás ($S=0$), sem törlés ($R=0$) nincsen, akkor T_1 és T_4 vezérlő tranzisztor lezárt állapotban van. Elemezzük továbbá T_2 és T_5 állapotát. Ha a flip-flop-ot beállított állapotban találjuk, vagyis amikor 1-et tárol, akkor T_5 lezárt állapotban van ($Q=1$) és T_2 vezet ($\bar{Q}=0$). T_5 nyelő-feszültsége és ezzel T_2 kapufeszültsége is majdnem $+V_{DD}$ tápfeszültséggel egyenlő. Ezért T_2 vezet és nyelő-feszültsége, valamint T_5 kapufeszültsége is majdnem nulla. Ez pedig biztosítja T_5 lezárt állapotát. Ha a flip-flop-ot törölt állapotban találjuk, vagyis ha 0-át tárol, akkor a helyzet az előbbinek a fordítottja.

Vizsgáljuk meg az áramkör dinamikus működését. Kapcsolás alatt az áramkörben levő feszültségek az egyik logikai szintről a másikra nem váltanak át ugrásszerűen, hanem folyamatosan és időben nagyon gyorsan. A keresztbecsatolás egy olyan pozitív visszacsatolás, amelynek nemcsak statikus szerepe van, hanem dinamikus is azáltal, hogy meggyorsítja a billenési folyamatot. Például elemezzük azt az esetet, amikor a kitörölt állapotban levő flip-flop-ba 1-et szeretnénk beírni. Kitörölt állapotban T_5 vezet és T_2 le van zárva. Beírásakor S bemenetet nagyon rövid időre logikai 0-ról 1-re kapcsoljuk, miközben R bemenetet továbbá is logikai 0 szinten tartjuk. Eddig lezárt állapotban levő T_1 vezetni kezd. Minél jobban vezet T_1 annál inkább csökken nyelő-feszültsége és egyúttal T_2 nyelő- valamint T_5 kapufeszültsége is. Ezáltal T_5 nyelő-árama csökken és a nyelő-feszültsége növekszik. T_5 növekvő nyelő-feszültsége T_2 kapujára jut. Eddig lezárt állapotban levő T_2 vezetni kezd. Ez pedig T_2 nyelő-feszültségének gyors csökkenését vonja maga után, amely tulajdonképpen azáltal is csökkent, hogy T_1 vezetni kezdett. Tehát, azáltal hogy T_5 minél jobban zár le, annál jobban kerül vezetésbe T_2 és fordítva, minél jobban kezd T_2 vezetni, annál jobban zár le T_5 . Ennek a gyorsan lezajló folyamatnak végeredményeként T_5 teljesen lezár és T_2 vezet. Tehát a flip-flop $Q=0$ állapotból $Q=1$ állapotba billent át. Hasonló folyamat zajlik le, ha a flip-flop-ot ki szeretnénk törölni. Törlésnél R bemenetet nagyon rövid időre logikai 1-re kapcsoljuk miközben S bemenetet továbbá is logikai 0 szinten tartjuk. A vezérlő bemenetekkel nem végezhetnénk egyidejűleg beírást és törlést is, vagyis $S = 1$ és $R = 1$ tiltott vezérlési állapot. A billenési idő a közepes sebességű flip-flopoknál 100 nsec. (1 nano sec. = 10^{-9} másodperc) alatt van (általában több 10 nsec), míg a nagyon gyorsaknál néhány nsec.

Irodalom

- 1] Puskás Ferenc : Térvezérlésű tranzisztor, Firka 1995-96/1, 10-14
- 2] Tietze, U. – Ch. Schenk, Ch : Analóg és digitális áramkörök, Műszaki Könyvkiadó, Budapest

Kaucsár Márton